

Учет пористости материала в модели временного пробоя диэлектрика в системе металлизации интегральных схем

Орлов А.А.^{1,2}, Ганькина Е.А.^{1,2}, Резванов А.А.^{1,2}

¹АО «НИИМЭ», г. Зеленоград; ²МФТИ (НИУ), г. Долгопрудный

Введение

Временной пробой диэлектрика (*Time-Dependent Dielectric Breakdown – TDDB*), согласно международной дорожной карте для устройств и систем (International Roadmap for Devices and Systems – IRDS 2020), является одной из основных проблем, приводящих к отказу сверхбольших интегральных схем (СБИС) [1]. В системе медной металлизации для технологий 90 нм и ниже основной причиной снижения надежности СБИС являются диффузия и дрейф ионов меди в пористый OSG low-k диэлектрик под действием внешнего электрического поля [2, 3]. Для технологий с проектными нормами 32 нм и ниже обычно рассматривается временной пробой диэлектрика между двумя близлежащими металлическими линиями (Intermetal Dielectric – IMD), так как толщина IMD значительно меньше, чем толщина диэлектрика, разделяющего уровни системы металлизации.

Описание модели расчета временного пробоя пористого low-k диэлектрика

Одной из перспективных моделей для оценки времени до пробоя пористого low-k диэлектрика является модель, основанная на расчете изменения концентрации ионов металла на границе межслойный диэлектрик/low-k диэлектрик [4, 5]. (схема и входные параметры модели указаны на рисунке 1; рассматривается движение ионов только в слое диэлектрика).

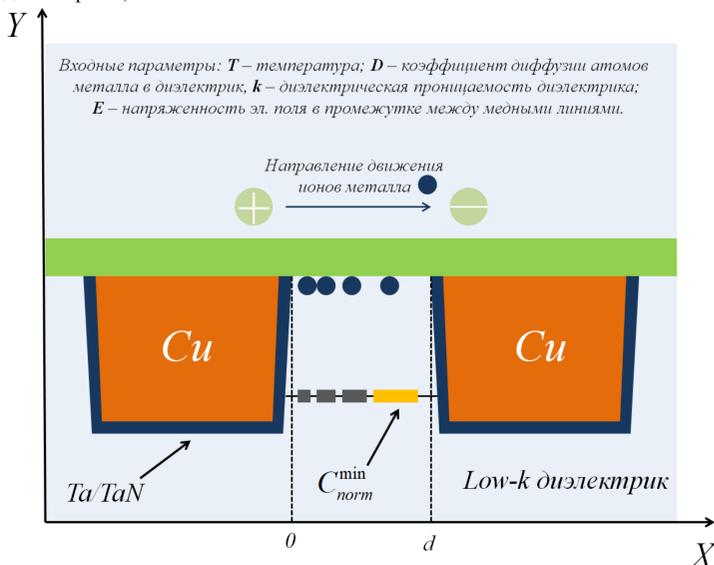


Рисунок 1. Схематическое изображение физических процессов в моделируемой структуре (входные параметры модели представлены вверху рисунка).

Причиной TDDB в этой модели полагается формирование проводящего слоя ловушек, соединяющего близлежащие металлические линии, что впоследствии приводит к существенному увеличению тока. Ловушки являются центрами локализации туннелирующих электронов из электродов наибольшее расстояние между ловушками соответствует минимальной концентрации ионов меди C_{norm}^{min} в слое диэлектрика. Пробой происходит в области максимального расстояния между ловушками при достижении C_{norm}^{min} некоего порогового значения (например, величины предельной растворимости ионов меди в диэлектрике).

Основными недостатками описанной в указанных работах модели являются отсутствие явного учета пористости и размера пор low-k диэлектрика в диффузионно-дрейфовом уравнении движения ионов металла в материале, а также ограниченный температурный диапазон. Далее в работе будут рассмотрены положения, позволяющие ввести в указанную модель параметры пористости low-k диэлектрика.

Расчет временного пробоя пористого low-k диэлектрика

Нормированную (на величину растворимости ионов меди в диэлектрике) минимальную концентрацию ионов определить, исходя из уравнения диффузии и дрейфа ионов меди в электрическом поле (1) и граничными условиями на электродах (2) [4, 5]:

$$\frac{\partial C_{norm}}{\partial t} = D \Delta C_{norm} - qDE \nabla C_{norm} / k_B T; \quad (1)$$

$$C_{norm}(x=0) = C_{norm}(x=d) = 1. \quad (2)$$

Для расчета изменения входных параметров в модели оценки времени до пробоя диэлектрика при введении пористости в качестве плотного материала будет рассмотрен диоксид кремния SiO₂. Предположим, что введение пористости в плотный SiO₂ будет имитировать пористый OSG low-k диэлектрик. В качестве факторов, влияющих на изменение времени до пробоя диэлектрика с введением пористости, рассматриваются следующие предположения, указанные далее.

С введением пористости в материал диффузионный путь иона увеличивается в $\pi/2$ раз, так как вместо расстояния $2r$ (диаметр поры; r – радиус поры) ему необходимо пройти расстояние πr (половину длины дуги поры). Пояснения представлены на рисунке 2.

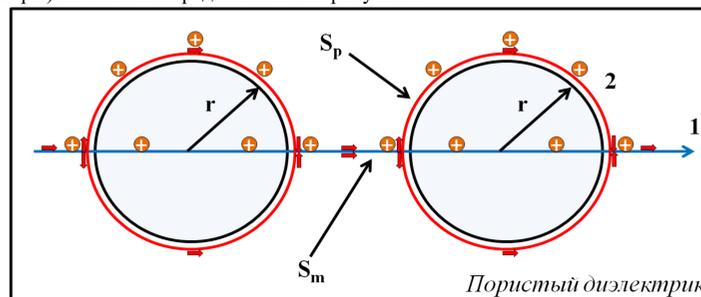


Рисунок 2. Изменение диффузионного пути иона меди в материале диэлектрика с введением пористости: синяя стрелка (1) – диффузионный путь иона в материале без пор, красные стрелки (2) – направление движение иона в присутствии пористости (без учета наличия соединений между порами).

Полный диффузионный путь L^* иона в материале пористого диэлектрика можно представить следующим образом:

$$L^* = VS_p + (1-V)S_m, \quad (3)$$

где V – значение пористости материала, S_p – часть диффузионного пути на краях пор, S_m – часть диффузионного пути в материале (рисунок 2).

Дополнительно, в предположении, что при величине пористости $V \approx 30\%$ и радиусе пор 1 нм геометрические размеры соединения можно примерно оценить как $0.1 \times 4.5 \text{ нм}^2$ увеличение диффузионного пути (с учетом поправки на сглаженность траектории движения иона меди) составляет:

$$L^* = 0.28 \frac{\pi - 0.6}{2} L + 0.72L = 1.08L. \quad (4)$$

При введении пористости в материал происходит увеличение напряженности внешнего электрического поля на краях пор относительно величины поля в плотном материале. На рисунке 3 приведено моделирование распределения электрического поля в материале SiO₂ с пористостью 30 %, радиусом пор 1 нм и приложенной разностью потенциалов 3.63 В при толщине 50 нм.

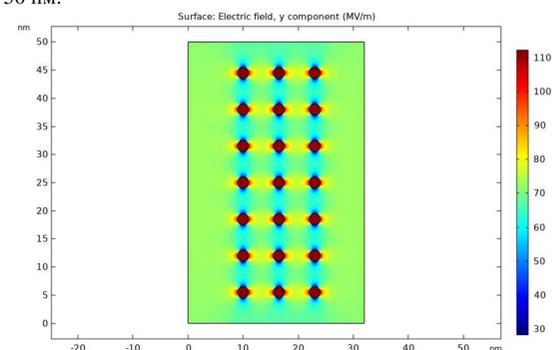


Рисунок 3. Распределение электрического поля в материале SiO₂ с пористостью 30% и радиусом пор 1 нм.

Из рисунка 3 видно, что области повышенного электрического на краях пор для материала с пористостью 30% и радиусом пор 1 нм не перекрываются. Из расчетов, также получено, что область краевого эффекта (область движения иона меди в повышенном электрическом поле) для пор размера порядка единиц нанометров составляет примерно 40% от половины длины окружности поры.

Заключительным фактором, связанным с введением пористости в материал, рассматривается понижение энергии активации диффузии ионов меди E_a за счет внешнего электрического поля [6]:

$$E_a^* = E_a - qbE/2, \quad (5)$$

где b – величина диффузионного прыжка из одной потенциальной ямы в соседнюю яму (22 Å [6]).

Моделирование проводилось в программе COMSOL Multiphysics® методом конечных элементов (процесс расчета описан в [4, 5]) со следующими входными параметрами: пористость 30%, $r=1$ нм, разность потенциалов 3.63 В, температура 398 К, энергия активации 0.93 эВ, множитель перед экспонентой в законе Аррениуса для коэффициента диффузии $1.68 \times 10^{-14} \text{ м}^2/\text{с}$, расстояние между линиями 50 нм. Получено, что увеличение времени диффузии иона в материале за счет увеличения диффузионного пути можно оценить в 16%, а совместный учет эффекта увеличения электрического поля на краях пор и уменьшения энергии активации диффузии приводит к уменьшению времени до пробоя на 26% относительно плотного материала.

Выводы

Проведены оценки влияния явного учета пористости материала на численное значение временного пробоя low-k диэлектрика ионами меди. Получено, что увеличение времени диффузии иона в материале с пористостью 30%, радиусом пор 1 нм за счет увеличения диффузионного пути можно оценить в 16%, а совместный учет эффекта увеличения электрического поля на краях пор и уменьшения энергии активации диффузии приводит к уменьшению времени до пробоя на 26% относительно плотного материала. В дальнейшем планируется провести калибровку полученных результатов на экспериментальных структурах.

Литература

- 1) International Technology Roadmap for Semiconductors (ITRS) Interconnect, 2020 Edition. [Online]. Available: <https://irds.ieee.org/editions/2020>
- 2) Lloyd J.R., Murray C.E., Ponoth S., Cohen S., [и др.]. The effect of Cu diffusion on the TDDB behavior in a low-k interlevel dielectrics // Microelectronics Reliability. – 2006. – V. 46. – № 9-11. – P. 1643 – 1647.
- 3) Валеев А.С., Красников Г.Я., Гвоздев В.А. Способ изготовления усовершенствованной многоуровневой медной металлизации с применением диэлектриков с очень низкой диэлектрической постоянной (ultra low-k) // патент на изобретение RU 2486632 C2, 07.20.2011.
- 4) Huang X., Sukharev V., Qi Z., Kim T., Tan S. X.-D. Physics-based full-chip TDDB assessment for BEOL interconnects // Proceedings of the 53rd Annual Design Automation Conference 2016 - DAC '16.
- 5) Peng S., Zhou H., Kim T., Chen H.-B., [и др.]. Physics-Based Compact TDDB Models for Low-k BEOL Copper Interconnects With Time-Varying Voltage Stressing // IEEE Transactions on Very Large Scale Integration (VLSI) Systems. – 2018. – V. 26. – № 2. – P. 239 – 248.
- 6) Hwang S.-S., Jung S.-Y., Joo Y.-C. The electric field dependence of Cu migration induced dielectric failure in interlayer dielectric for integrated circuits // Journal of Applied Physics. – 2007. – V. 101. – № 7. – P. 074501.